# MICROPROGRAM CONTROLLER

# Equivalent of Reference 3

Patent number:

JP58080740

**Publication date:** 

1983-05-14

Inventor:

WATANABE MASANOBU

Applicant:

NIPPON ELECTRIC CO

Classification:

- international:

G06F9/22

- european:

G06F9/315

Application number:

JP19810179316 19811109

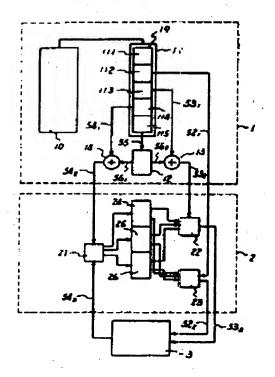
Priority number(s):

JP19810179316 19811109

Report a data error here

#### Abstract of JP58080740

PURPOSE:To realize an effective data transfer process during a stack operation, by adding a register selecting counter to a control part and therefore using all registers for the stack operation to attain both a pop operation and a push operation with an instruction. CONSTITUTION: A microprogram controller is provided with a control part 1, register part 2 and arithmetic part 3. The control part 1 includes a microprogram storage part 10, microprogram decoding part 11, adders 13 and 14, and a counter 12. The register part 2 includes selecting parts 21-23 and registers 24-26. The counter 12 is controlled by a program instruction decoded at the part 1, and the registers 24-26 are selected by the counter 12. Thus both a pop operation and a push operation are realized with just an instruction and with the selection of the registers 24-26. In such a way, an effective data transfer process is ensured in a stack operation mode.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (JP)

⑩特許出願公開

⑩公開特許公報(A)

昭58-80740

f) Int. Cl.<sup>3</sup>
 G 06 F 9/22

識別記号

庁内整理番号 8120-5B **邻公開** 昭和58年(1983)5月14日

発明の数 1 審査請求 未請求

(全 4 頁)

タマイクロプログラム制御装置

東京都港区芝五丁目33番 1 号日 本電気株式会社内

②特

願 昭56-179316

22出

頭 昭56(1981)11月9日

@発 明 者 渡邊正信

沙出 願 人 日本電気株式会社

東京都港区芝5丁目33番1号

少代 理 人 弁理士 内原晋

#### 明即間

発明の名称 マイクロプログラム副御袋庫

## 特許請求の範囲

複数のレジスタからなるレジスタがを何し、似 単体との間のデータ転送をマイクログログラム 向 やにより制御する演算システムにおいて、調配レ ジスタの選択を、前記マイクロブログラム命令に より制御されるカウンタの内容により行ぶうこと を特殊とするマイクロブログラム制御設議。

#### 発列の弁測な説明

本発明は、マイクロブログラムにより副弾され る情報処理按磁に過するものである。

従来、情報過速システムの中央過速破綻におけるレジスタは、1個もしくは、2個のスタック専用レジスタと、成成スタック政事には使用できない複数の汎用レジスタから構成されていた。この方式では、スタック演算を実現するためには、関

記のスタック専用レジスクと主記憶装置上のメモ リを使用しなければならず、中央処理装置と主記 個装置間でデータの転送を必ず必要とした。

一方、近年情報処理システムにおいて、事情地 の探索や、逆ポリシュ決定された放式の決行等で 必要となるスタック演算が急増してきた。

しかしながら、前本のスタック専用レジスタ方式では、スタック専用レジスタの関数が、スタック演算に必要なレジスタ数より少ないため、主配 運装置のメモリを使用してこの不足を賄っていた。 これにより、スタック演算の契行を円滑に受付で きないという欠点があった。

本発明の目的は、このようなは米の火点を除去せしめて、スタック 演算のために必要とされる中央 地域 医と主配体 経世間 のデータ 転送を回避するか、又はその転送回放をできるだけ少なくし、スタック 演算処理を効率内に変現できるマイクロフログラム制御鉄躍を提供することにある。

本発明によれば、複数のレジスタからなるレジ スタ部を有し、被算部との間のデータ転送をマイ クロブログラム命令により副御する演算システム において、前心レジスタの選択を、前心マイクロ ブログラム命令により制御されるカウンタの内容 により行なうことを特徴とするマイクロブログラ ム制御安定が得られる。

以下、本発明について実施例を示す図画を参照して説明する。

第1回は本発明の一矢総例を示す構成図であり、本発明のマイクロブログラム制御銭道は、測御節1、レジスタ郎2、 演事形3から構成され、 制卸路1は、マイクロブログラム記憶路10、マイクロブログラムゆ令済政が11、カウンタ12から成り、レジスタ部2は選択部21~23、レジスタ24~26からそれぞれ構成されることを示す。まず、本発到のマイクロブログラム側卸鉄道について模談する。

調師単1 のマイクロブログラム命令所載#1 1 は、マイクロブログラム記憶#1 0 からマイクロブログラム記憶#1 0 からマイクロフログラム記憶#1 0 からマイクロフログラムー申令1 9 を取り出し、その命令が、レジスタの内容に関する演算過順であり、カウン

·· 3 —

択部D21が、演算部3での演算結果の出力データを設定すべきレジスタが、Dフィールド114とカウンタ12の内容により選択される。すなわち、選択部A23、選択部B22は、指定されたあるレジスタ24~26の内容を被み取りそのデータを演算部3に転送するものであり、選択部D21は、指定されたあるレジスタ24~26に、演算部3の結果データを設定するものである。

カウンタ 1 2 の値は、カウンタ 役更フィールド 115 により副 何される。つまり、カウンタ 変更フィールド 115 の値が、その時点のカウンタ 1 2 の値に加算され新たなカウンタ 値となる。

以上が、本発明のマイクロブログラム副連接権の機場的説明である。

次に、このマイクロブログラム制御袋産により スタック演算がどのようにして実現されるかの群 組な現明を行なう。

まず、第 2 図 (a) , (b) , (c) , (d)を使って、スタック演算を収明する。

スタック彼岸は、現時底心スタックの先頭のもの

タ1 2 の内容によるレジスタ 選択を行なう命令
(以下、この命令をレジスタ 選択値 単命令と呼ぶ)
かどうかをマイクロプログラム命令 1 9 の命令フィールド 111 1 1 り判断する。もし、その命令 1 9
がレジスタ 選択値 算命令である時は、マイクロプログラム命令 1 9 のおフィールド 113かまたは、
Dフィールド 114で 損定されるペースレジスタの値と、カウンタ 1 2 の値を、加算値 1 3 または
1 4 で加算した値に振づきレジスタ 2 4 ~ 2 6 の 選択を行なう。この時 Bフィールド 113 と Dフィールド 114の どちらを 駆出すか 心決定は、命令フィールド 1110 内容 で行なわれる。一方、 Aフィールド 1112により、カウンタ 1 2 の内容とは 独立に、レジスタ 選択指定を行なうことができる。

ベースレジスタの値を出フィールド113から収り出すときは、避状感出22が、仮身部3での演算処理の人力データとして、出フィールド113とカウンタ12の内容により決定されるレジスタの内容を避伏することを意味する。一方、ベースレジスタの値をDフィールドから吸出すときは、避

---

を取り出すポップ演算(第2図(c)のデータXを収り第2図(d)とする演算)と、現時点のスタックの 先載のものの上に新たにデータを加えるブッシュ 演算(第2図句)にデータXをYの先に加えて第2図(c)とする演算)からなる。これらポップ演算と ブッシュ演算は、本発男のマイクロブログラム副 毎装置を使って次のように実現される。

まず、初期状態として、カウンタ12に0が設定され、Bフィールド113とDフィースト114で指定されるペースレジスタは、レジボタ番号1のレジスタ24とするため、Bフイールド113とDフィールド114のいずれにも0(0=レジスタ番号1)が設定される。この時、あるデータ2をスタックに加えるブッシュ命令は、Dフィールド114に0を、カウンタ変更フィールド115に1をそれぞれ設定することにより実現される。すなわち、この仮定の下で、まず、Dフィールド114の世間のが、Dパス54。により、またカウンタ量(1)がカウンタ値収出し級56。によりそれぞれ加算器

·- 5 -

阿供た、カウンタ変更フィールド115に1を改定し、カウンタ12の値を検次1づつ増加すなわち、値を2,3と変させるととにより、データY、データXがブッシュ命令により、レジスタ25,26にそれぞれ設定され、第2回(b)を経て第2回(c)のスタックが形成される。この時点で、カウンタ12の内容は3となっている。次に、このスタックの先頭のデータXを戦り出するとにより変更フィールド113に0を、カウンタ変更フィールド115に-1を、それぞれ改定することにより実現される。すなわち、まず、加速当13は、Bフィールド113の値(0)をBパス531より、カウンタ12の値(3)をカウンタ値取出し限562よりそれぞれ受け取り、これら全加算した結果を選択的

時のデータ 転送処理が有効かつ効率的に実現される。

機、 本発明によれば n 個の レジスタをもつマイ クロブログラム 制御装置 も 同様に 容易に解成できる。

### 図面の簡単な説明

第1 図は、本発剤の一実施例を示す構成図、第 2 図(a),(b),(c),(d)は本発明によるスタック演算 の説明図である。

図において、1 … 劇抑郁、2 … レジスタ郡、3 … 演算郡、1 2 …カウンタ、1 9 …マイタロプログラム命令、2 4 、2 5 、2 6 … レジスタをそれぞれ示す。

化程人 究明 上門 超

B22に転送する。次代、遊択部B22は、加算器13より受け取った値(3)に基づき、レジスタ26を選択し、レジスタ26の内容(データX)をBパス53。を通して演算部3に転送更フィールド115の値(-1)を加算して、カウンタ12の値(3)にスタック値を数に、カウンタ12の値では、カウンタの値を数で、プッシュ命令とポップの合では、カウンタが異なる。アッシュ命令とポップの分では、カウンタを変更フィールド115により更新するタイミングが異なる。すなわち、アッシュ命令では対けレジスタ決定の値、カウンタ12の内容の変更を行なう。

本発明によれば、従来の制御機構だ、レジスタ 選択用のカウンタ12を超加すらことにより、ス タック演算用に、すべてのレジスタを使用するこ とも可能となり、かつ、ボップ演算とブッシュ演算を一命令で実現することができ、スタック演算

# 第 1 図

